

VA7044 A-PHY デシリアライザ基板
(NV069-A)

ハードウェア仕様書

第 1 版

株式会社ネットビジョン

改訂履歴

版数	日付	内容	担当
第1版	2023/08/22	初版作成	折笠
第1版	2023/10/24	基板写真の追加	木村
第1版	2023/11/14	J9 未実装部品について追記	木村

目次

1.	概要	2
1.1.	主な機能	3
1.2.	ブロック図	4
2.	基板形状	6
2.1.	基板寸法図	6
2.2.	基板写真	7
3.	基板詳細	8
3.1.	コネクタ一覧表	8
3.2.	DIP スイッチ設定	10
3.3.	LED インジケータ	11
3.4.	ファームウェア書き込み	11
4.	主要諸元	12
5.	Appendix	13
5.1.	基板寸法図	13

1. 概要

本仕様書は NV069-A 基板(以下本基板と表記)のハードウェア仕様書です。

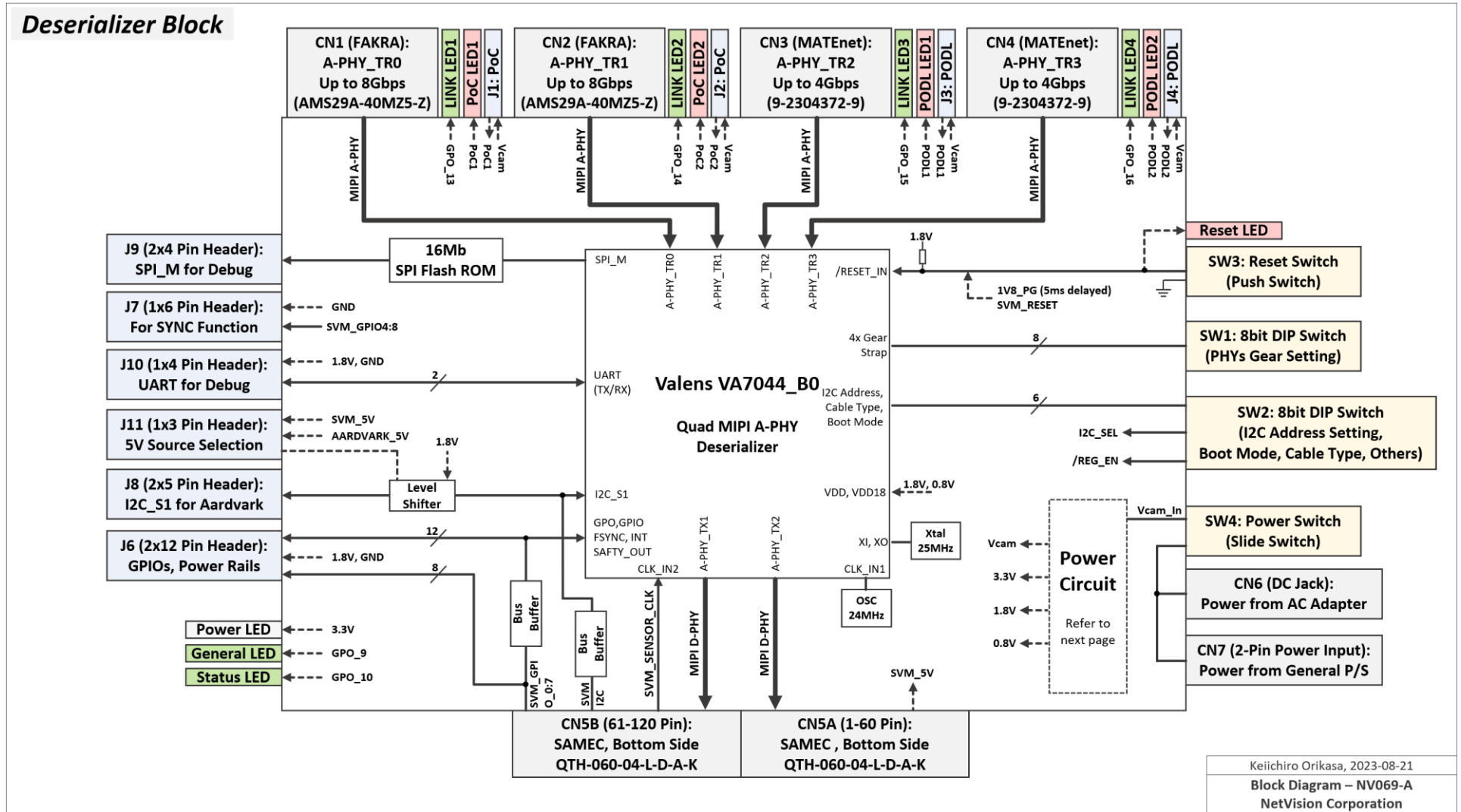
本基板は Valens 社 VA7044 デシリアライザを搭載し、Coax FAKRA コネクタ及び UTP MATEnet コネクタから入力された MIPI A-PHY 信号を、SVM-06 から HDMI もしくは UVC で容易に出力することを目的に作成されました。外部デバイスの I2C バスと接続可能なコネクタ(J8)の先にはレベルシフタを搭載しているため、VA7044 の IO 電圧 1.8V に限定されず、AARDVARK、Raspberry Pi といった様々な装置を直接接続することが可能です。

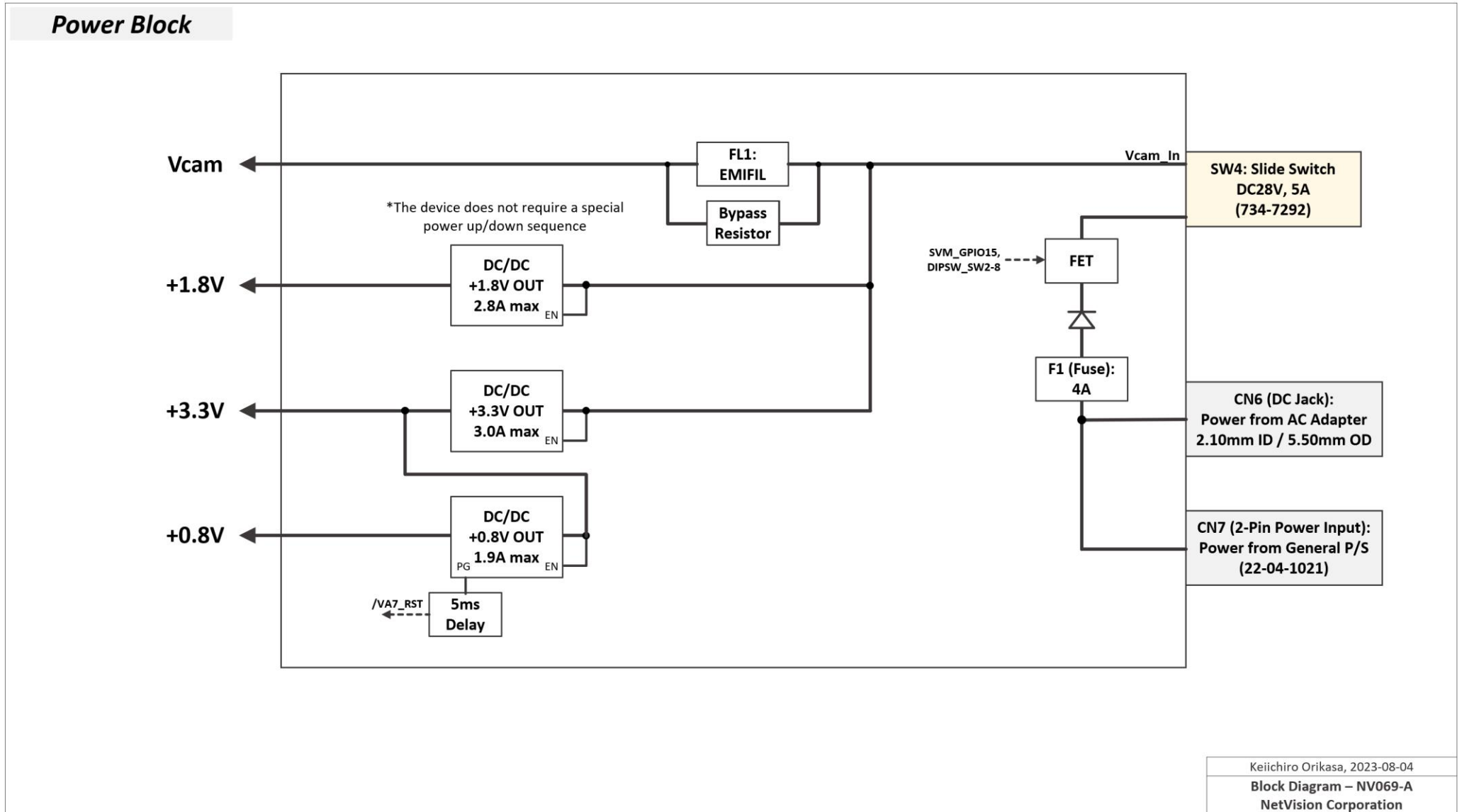
1.1. 主な機能

- ・ MIPI A-PHY RX (Coax): VA7044 の A-PHY_TR[0:1]入力は FAKRA コネクタに接続されています。
- ・ PoC: Coax コネクタには PoC 回路により、カメラ電源が供給されます。
- ・ MIPI A-PHY RX (UTP): VA7044 の A-PHY_TR[2:3]入力は TE MATEnet コネクタに接続されています。
- ・ PoDL: UTP コネクタには PoDL 回路により、カメラ電源が供給されます。
- ・ MIPI D-PHY TX: VA7044 の D-PHY_TX[1:2]出力は SVM-06 に入力されます。
- ・ MIPI D-PHY RX: VA7044 の D-PHY_RX 入力は、22-Pin FFC コネクタに接続されています。

- ・ Sensor Clock Input 1: VA7044 の RCLK1 は 24MHz の水晶発振器に接続されています。
- ・ Sensor Clock Input 2: VA7044 の RCLK2 は SVM-06 の可変クロック出力ピンに接続されています。
- ・ GPIO: VA7044 と SVM-06 の GPIO はレベルシフタを介して接続されています。
- ・ 同期用コネクタ: 各ボード間の同期用に 6-Pin コネクタ(J7)を搭載しています。
- ・ I2C バスコネクタ: 外部 I2C バス接続用コネクタ(J8)には、3.3V-5V のデバイスを直接接続できます。

1.2. ブロック図





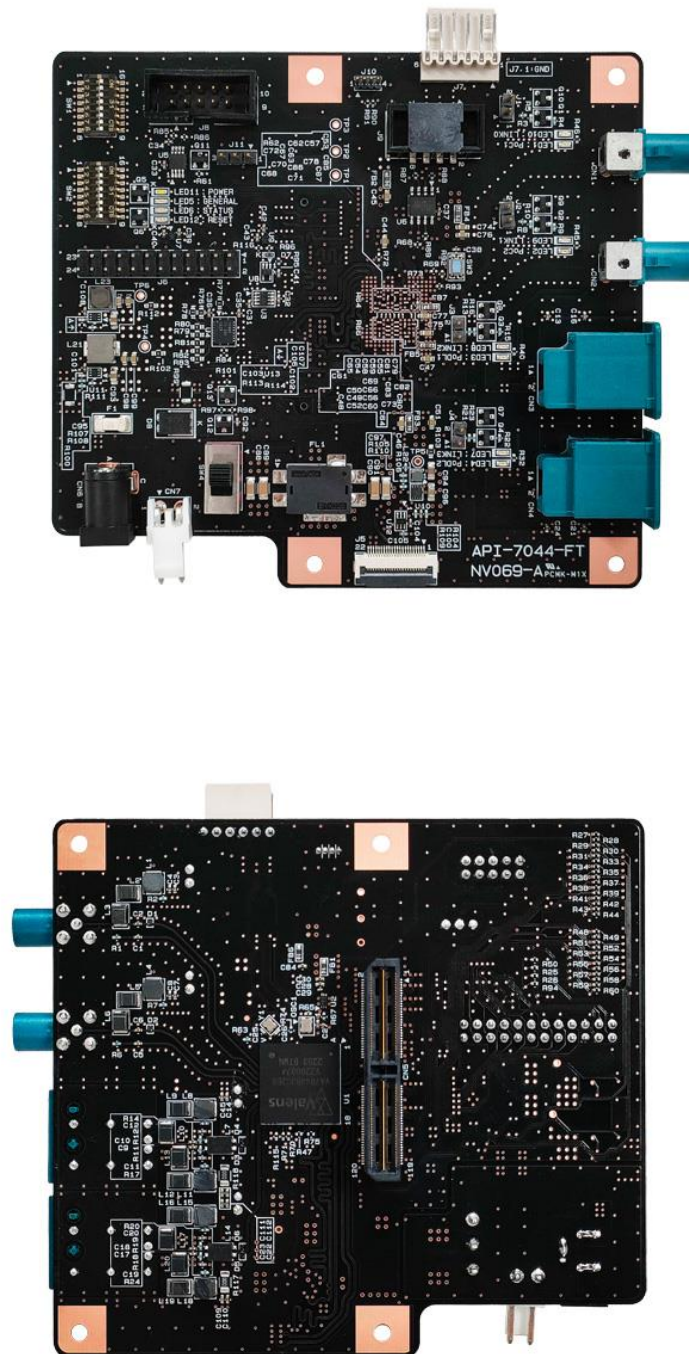
2. 基板形状

2.1. 基板寸法図

本基板の基板寸法図及び主要部品配置図を下図に示します。コネクタのピン番号、ピンアサインは「コネクタ詳細」の項で示します。



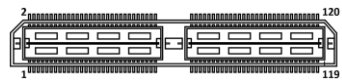
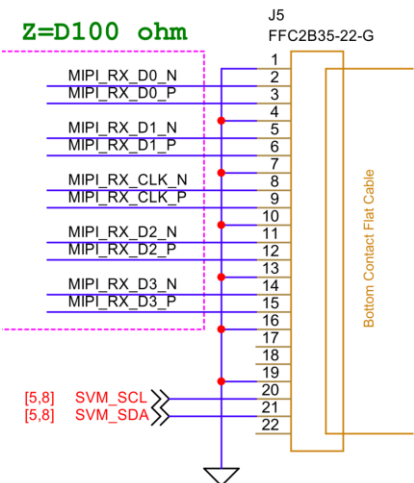

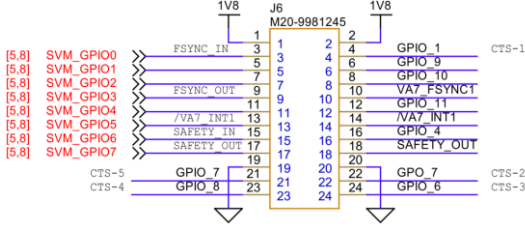
主要部品配置図

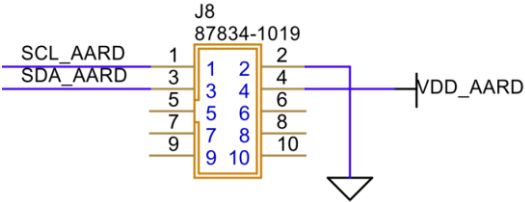
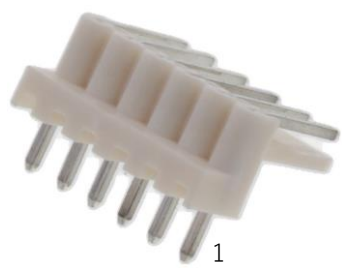
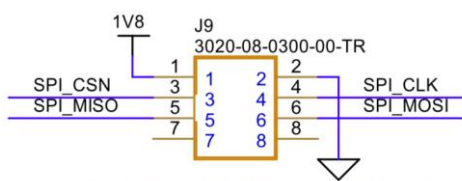

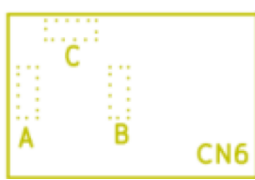


2.2. 基板写真



3. 基板詳細

3.1. コネクタ一覧表

Ref #	用途	型番	備考
CN1, CN2	COAX Connector, FAKRA	59S20X-400T5-Z	
CN3, CN4	UTP Connector, TE MATEnet	9-2304372-9	
CN5	MIPI 4-Lane Dual Output SVM-06 CN4 と接続されるため、弊社デシリアライザ 基板の MIPI コネクタと互換性を持ちます。	SAMTEC QTH-060-04-L-D- A	 ※基板上面から透過して見た図
J5	MIPI D-PHY RX Connector, 22-Pin FFC Z=D100 ohm  [5.8] SVM_SCL [5.8] SVM_SDA	FFC2B35-22-G	
J6	24-Pin GPIO Pin Header ボード内の GPIO の状態確認用のピンヘッダです。 	M20-9981245	
J11	3-Pin Pin Header 外部 I2C バス用レベルシフタの電圧選択用ジャンパ です。	5-146285-3	

Ref #	用途	型番	備考
J8	<p>10-Pin Box Header for AARDVARK</p> <p>AARDVARK とピンコンパチの I2C 接続用コネクタです。</p>  <p>Aardvark I2C Socket</p>	87834-1019	
J7	<p>6-Pin Right-Angle Connector</p> <p>ボード間同期動作コネクタです。</p>	22-05-1062	
J9	<p>8-Pin Box Header for SPI Flash ROM Writer</p>  <p>8-Pin 2.54mm Pitch for ROM Writer (Dediprog SF100)</p>	3020-08-0300-00-TR	23 年 11 月以降は未実装です。
J10	<p>4-Pin 1.27mm Pitch UART Connector for Debug</p> 	TMS-104-51-L-S	
CN6	<p>DC Jack,</p> 	54-00166	
CN7	<p>2-Pin Power Connector</p> <p>1: Hot, 2: Rtn</p>	S2P-VH(LF)(SN)	

3.2. DIP スイッチ設定

本基板には設定用 DIP スイッチ SW1, SW2 が実装されています。

SW1 の機能は下表の通りです。

SW#	名前	出荷状態	機能
1	A-PHY0_Gear_b1	ON	A-PHY RX の Gear 設定です。 [b1, b0] [ON ,ON] - G3, PAM4, 8Gbps Downstream [ON ,OFF] - G2, NRZ , 4Gbps Downstream [OFF,ON] - G2, PAM4, 4Gbps Downstream [OFF,OFF] - G1, PAM4, 2Gbps Downstream
2	A-PHY0_Gear_b0	ON	
3	A-PHY1_Gear_b1	ON	
4	A-PHY1_Gear_b0	ON	
5	A-PHY2_Gear_b1	OFF	
6	A-PHY2_Gear_b0	ON	
7	A-PHY3_Gear_b1	OFF	
8	A-PHY3_Gear_b0	ON	

SW2 の機能は下表の通りです。

SW#	名前	出荷状態	機能
1	Boot Mode	OFF	ON: Wait for External Host Mode OFF: Boot from External SPI Flash ROM Mode
2	Cable Type	ON	本基板では 2: ON, 3: OFF 固定です。 A-PHY_RX[0:3] = [Coax, Coax, UTP, UTP]の設定です。
3		OFF	
4	I2C Address	OFF	VA7044 の I2C Slave Address 設定です。 0b010_1[bit4][bit5][bit6]となります。 Valens 社の GUI アプリは 0x28 を標準として動作するため、全て OFF が初期状態です。
5		OFF	
6		OFF	
7	I2C_SEL	ON	ON: VA7044 と SVM-06 間の I2C バスを接続します。 OFF: VA7044 と J8(外部接続用 I2C バス)を接続します。
8	/REG_EN	OFF	ON: SVM-06 からの GPIO 制御なしにオンボードの LDO が有効化されます OFF: SVM-06 の GPIO15 を Hi にすることで、LDO が有効化されます

3.3. LED インジケータ

LED#	名前	機能
LED1	PoC1	A-PHY_RX0 の PoC 電源が印加されている場合に点灯します。
LED2	PoC2	A-PHY_RX1 の PoC 電源が印加されている場合に点灯します。
LED3	PoDL1	A-PHY_RX2 の PoDL 電源が印加されている場合に点灯します。
LED4	PoDL2	A-PHY_RX3 の PoDL 電源が印加されている場合に点灯します。
LED5	General LED	VA7044 の General LED 出力です。
LED6	Status LED	VA7044 の Status LED 出力です。
LED7	A-PHY_RX3 Link	VA7044 の Link3 LED 出力です。
LED8	A-PHY_RX2 Link	VA7044 の Link2 LED 出力です。
LED9	A-PHY_RX1 Link	VA7044 の Link1 LED 出力です。
LED10	A-PHY_RX0 Link	VA7044 の Link0 LED 出力です。
LED11	Power LED	+3.3V 電源が供給された際に点灯します。
LED12	Reset LED	VA7044 がリセット状態の場合に点灯します。

3.4. ファームウェア書き込み

本基板は SPI Flash ROM Writer によるファームウェア書き込みと、Valens 社 GUI ツール ValUE によるファームウェア書き込みに対応しています。SPI Flash ROM Writer を使用する際は、必ず IO 電圧を 1.8V に設定してください。ValUE により書き込む場合は、J8 コネクタを使用して下さい。J8 コネクタは AARDVARK とピンコンパチになっており、内部に 5V 対応レベルシフタを内蔵しているため、AARDVARK を直接接続することができます。

4. 主要諸元

項目	値	備考
基板寸法	101.6 x 111.6 mm	
供給電源	DC 4.5-18V	
MIPI A-PHY RX [0:1]	Up to 8Gbps	A-PHY Version 1.0, Coax FAKRA
MIPI A-PHY RX [2:3]	Up to 4Gbps	A-PHY Version 1.0, UTP MATEnet
MIPI D-PHY TX	CSI-2, Up to 2.5Gbps	Supporting 16 virtual channel
MIPI D-PHY RX	CSI-2, Up to 2.5Gbps	Supporting 16 virtual channel
内蔵クロック	24MHz, 25MHz	25MHz Xtal: Master Clock 24MHz OSC: Sensor Clock
コア電源	DC +0.8V	
IO 電圧	VA7044: 1.8V 固定 SV ボード: 1.8V - 3.3V 外部デバイス: 3.3V - 5V	VA7044 と他のデバイスはレベルシフト経由で接続

5. Appendix

5.1. 基板寸法図

