

SVO-03-MIPI/SVO-06/SVP-01-GEN/SVL-03-GEN 用
出力タイミングツール「TimingGen」
ソフトウェアマニュアル

Rev.1.6

株式会社ネットビジョン

改訂履歴

版数	日付	内容	担当
(1.0)	2021/09/24	Preliminary, 新規作成	山田
(2.0)	2022/08/04	4 章追加、軽微な記述内容の拡充	折笠
(2.1)	2022/10/12	RGB24 の AVI 入力時の Flip オプションを追加 ファイル名から Rev 番号を削除	山田
1.0	2022/10/14	「NVFilePlayer」ソフトウェアマニュアル 2.1 から「TimingGen」部分を分離	山田
1.1	2022/11/18	「概要」「SVO-03 の設定」に SVP-01-GEN の説明を追加	山田
1.2	2023/12/01	「2.1.1 Device Setting ダイアログの設定項目」に Raw8(16Bpp), Raw8(8Bpp)の 説明を追加	柏木
1.3	2024/05/27	「2.3.SVO-06-DSI の設定」を追加して SVO-06-DSI, EasyTimingGenDSI の説 明を追加	今野
1.4	2024/12/20	新フォーマットに移行	今野
1.5	2025/03/28	2.2.3. ByteSwap 設定に関する追加しました。本機能は無効になっています。	今野
1.6	2025/12/19	2.2 SVO-06-CSI, SVL-03-GEN 設定とし、SVL-03-GEN に関する記述を追加し ています。	今野

目次

1. 概要.....	1
2. ボードごとの出力タイミングの設定方法.....	2
2.1. SVO-03-MIPI の設定.....	2
2.1.1. Device Setting ダイアログの設定項目	4
2.1.2. Easy Timing Generator ダイアログの設定項目	5
2.1.3. タイミング設定例 (解像度、フレームレートから設定する場合)	5
2.1.4. タイミング設定例 (タイミングチャートから設定する場合)	6
2.2. SVO-06-CSI, SVL-03-GEN の設定	9
2.2.1. Device Setting ダイアログの設定項目	10
2.2.1. MIPI CLK Rate 設定	11
2.2.2. MIPI Lane Count 設定	11
2.2.3. MIPI Data Lane Swap 設定.....	11
2.2.4. Virtual Channel 設定	12
2.2.5. Set by Time Value 設定.....	13
2.2.6. ByteSwap 設定.....	13
2.3. SVO-06-DSI の設定	14
2.3.1. ランタイムインストール方法.....	14
2.3.2. Easy Timing Generator	15
2.4. SVP-01-GEN / SVO-03 の設定	18
2.4.1. Sync Polarity Setting (Easy タブ、Standard タブ、Advance タブ)	22
2.4.2. V-Blank Setting (Easy タブ)	22
2.4.3. V-Blank Setting (Standard タブ、Advance タブ).....	22
2.4.4. Video Clock Setting (Easy タブ).....	22
2.4.5. Video Clock Setting (Standard タブ、Advance タブ)	24
2.4.6. Pixel Setting (Standard タブ).....	25
2.4.7. Pixel Setting (Advance タブ).....	25
2.4.8. Sync Code Setting (Easy タブ)	27
2.4.9. Sync Code Setting (Standard タブ、Advance タブ).....	27
2.4.10. Output information (Easy タブ)	27
2.4.11. Output information (Standard タブ、Advance タブ).....	28
2.4.12. Blanking Setting (Easy タブ)	28
2.4.13. Video Timing Setting (Standard タブ).....	29
2.4.14. Video Timing Setting (Advance タブ)	30
2.4.15. Active Video Setting (Easy、Standard タブ)	30

2.4.16.	Active Video Setting (Advance タブ)	30
---------	---	----

1. 概要

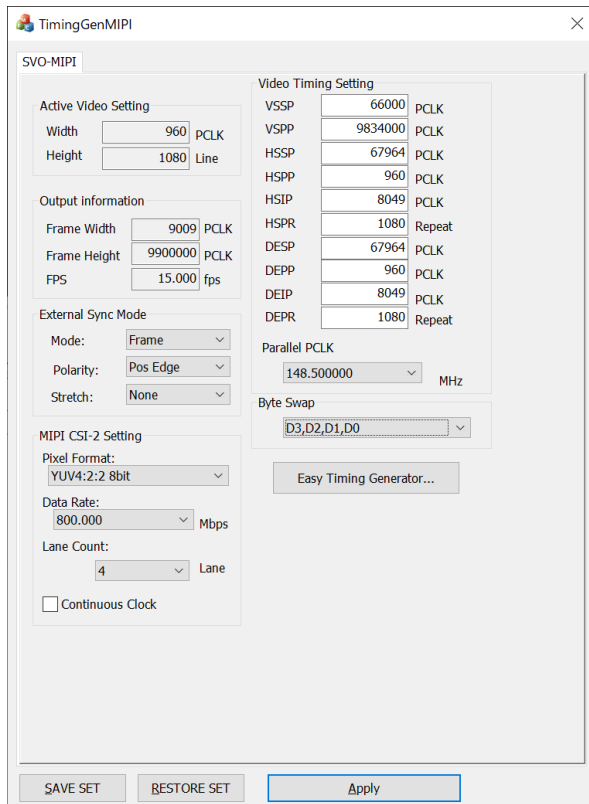
本書は、弊社「SVO-03-MIPI」「SVO-06-CSI」「SVO-06-DSI」「SVP-01-GEN」「SVL-03-GEN」ボード(SV シリーズ)用の出力タイミング設定用ツール「**TimingGen**」のソフトウェアマニュアルです。「**TimingGen**」は NVFilePlayer や SVOGenerator と同じフォルダに格納されているツールであり、これらのソフトウェアから呼び出すことでボード出力タイミングの設定や設定ファイル(.svo)のインポート、エクスポートを行うことができます。また、単体で実行することで、SV シリーズ基板の HDMI / DisplayPort 用出力タイミングファイル(.svo)の編集ソフトとして使用することも可能です。

「TimingGen」はボードごとに個別の実行ファイルとして用意されています。ボードと TimingGen のファイル名の対応を下記に示します。

ボード種類	モード	使用する TimingGen
SVM-06	HDMI (カスタム解像度)	TimingGenMIPI.exe
SVP-01-UVC	DisplayPort (カスタム解像度)	TimingGenMIPI.exe
SVO-03-MIPI	HDMI USB	TimingGenMIPI.exe
SVP-01-GEN	DisplayPort USB	TimingGenSVP01.exe
SVO-06-CSI	USB	TimingGenSVO06.exe
SVO-06-DSI	USB	TimingGenSVO06DSI.exe, (EasyTimingGenDSI.exe)
SVL-03-GEN	DisplayPort USB	TimingGenSVO06.exe

2. ボードごとの出力タイミングの設定方法

2.1. SVO-03-MIPI の設定

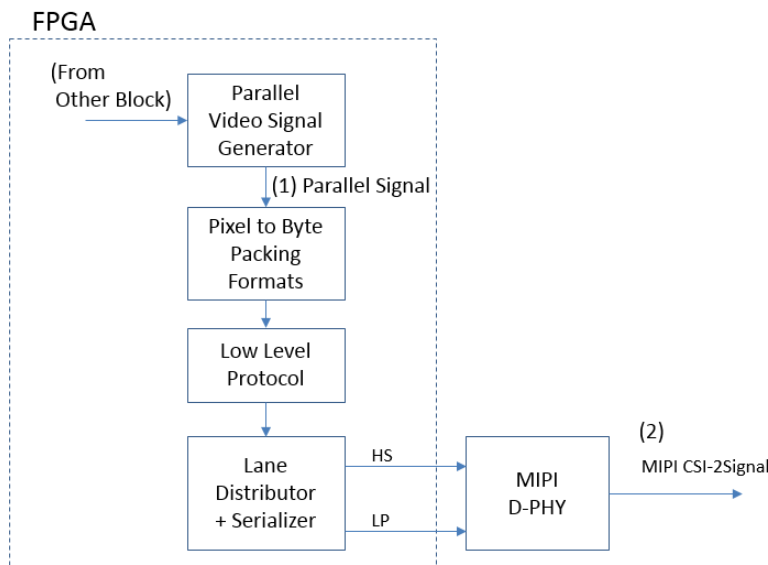


- 「SAVE SET」ボタンを押すと、現在の設定内容を任意のファイルへ保存します。
- 「RESTORE SET」ボタンを押すと、「SAVE SET」により保存した設定内容を読み込みます。
- 「Easy Timing Generator...」ボタンを押すと、「Video Timing Setting」の設定項目を簡単に設定するためのダイアログが開きます。
- 「Apply」ボタンを押すと、現在の設定内容がボードに送信されます。

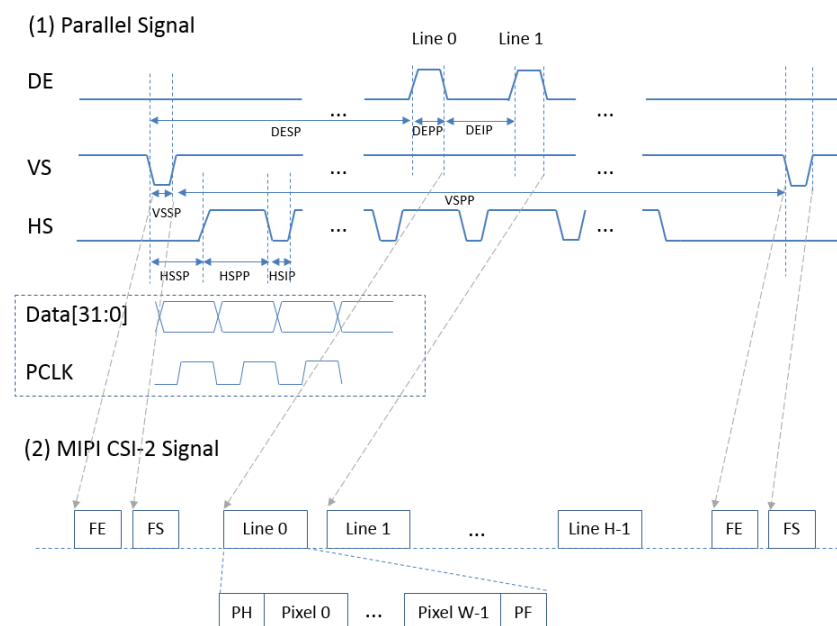
Board Select ダイアログで SVO-03-MIPI ボードが選択された状態で「Device Setting」メニューをクリックすると、上記のような Device Setting ダイアログが表示されます。このダイアログの設定により、映像信号のタイミングおよびフォーマットを設定します。SVO-03-MIPI の出力タイミングを適切に設定するためには、ボードの映像出力構成をある程度理解する必要があります。

下図のように、SVO-03-MIPI ボードは FPGA 内部に 2 段の映像出力ブロックを持ちます。1 段目のビデオ信号生成器で 32bit パラレル映像信号を生成し、2 段目の MIPI 信号コンバータでパラレル映像信号からシリアル信号へのシリアルライズを行います。シリアル信号は MIPI D-PHY を経由して、MIPI CSI-2 信号としてボード外部に出力されます。

MIPI CSI-2 では Short Packet と呼ばれるパケットにより映像信号のライン、フレームを判別します。映像を構成するために最低限必要な Short Packet は「FS(Frame Start)」 「FE(Frame End)」の 2 種類で、パラレル映像信号の VSync に対応するものです。そこで本ボードでは、パラレル信号の VSync の変化するタイミングで「FS」「FE」を出力しています。各ラインのデータは映像信号の 1 ラインごとに、各ラインが終了するタイミングで出力されます。



パラレル信号と MIPI CSI-2 信号のタイミングの関係を下図に示します。下図において (1) Parallel Signal のタイミングチャートに示したタイミングパラメータには、Device Setting ダイアログにある同名の設定項目が反映されます。パラレル信号のタイミングパラメータの名前および機能はパラレル版 SVO-03 ボードの設定項目と同じです。(2) MIPI CSI-2 Signal は出力データとなる MIPI CSI-2 信号を示し、(1)(2) 間の矢印がタイミングの対応を示します。例えば、FE (Frame End) パケットはパラレルの VS (VSync) 信号の立下りで出力されることを示しています。



- FE: Frame End, FS: Frame Start, PH: Packet Header, PF: Packet Footer
- FE/FS のみ出力する場合、DE 信号、HS 信号は必ずしも分ける必要はなく、同一タイミングとすることも可能です。

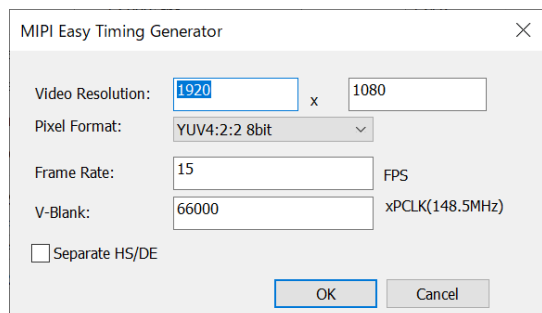
2.1.1. Device Setting ダイアログの設定項目

Video Timing Setting の設定項目では、パラレル信号のタイミングを設定します。MIPI 出力タイミングの設定は、すべてこれらのパラレル信号のタイミング調整によって行います。

設定項目	説明	単位
VSSP	(上図参照)	PCLK
VSPP	(上図参照)	PCLK
HSSP	(上図参照)	PCLK
HSPP	(上図参照)	PCLK
HSIP	(上図参照)	PCLK
HSPR	HSync 信号の繰り返し回数を指定します。	
DESP	(上図参照)	PCLK
DEPP	(上図参照) ピクセルフォーマットが YUV4:2:2 8bit, Raw10, Raw12, Raw8(16Bpp) の場合、 入力映像ファイルの幅の 1/2 を指定する必要があります。 ピクセルフォーマットが RGB888, Raw20, Raw8(8Bpp) の場合、入力映像ファイルの幅と等しい値を指定する必要があります。	PCLK
DEIP	(上図参照)	PCLK
DEPR	Data Enable 信号の繰り返し回数を指定します。 入力映像ファイルの高さと同じ値を指定する必要があります。	
Parallel PCLK	パラレル信号のピクセルクロックを指定します。	MHz
Byte Swap	8bit 単位のバイトスワップを指定します。 通常は [D3,D2,D1,D0]を指定してください。 YUY2 形式の .avi ファイルを読み込み YUV4:2:2 で出力する場合、 [D2,D3,D0,D1] を指定してください。	

- Parallel PCLK に設定するクロック数をリストボックス内の設定値以外から設定したい場合、
付属の PLL Setting.exe を使用して追加することができます。PLLSetting_動作説明書も合わせてご確認ください。
- 誤ったタイミングを設定した場合、映像信号の出力が行われないことがあります。
- タイミング詳細については、SVO-03-MIPI 基板のハードウェア仕様書も参照してください。

2.1.2. Easy Timing Generator ダイアログの設定項目



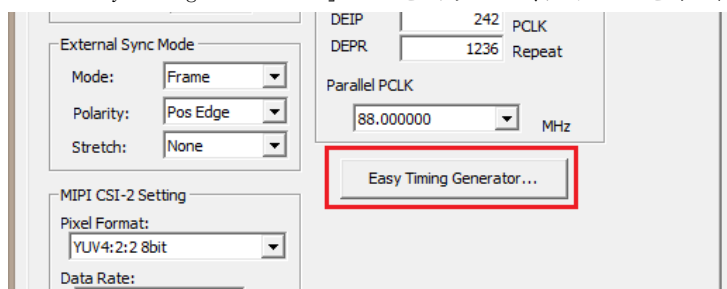
MIPI Easy Timing Generator ダイアログの OK ボタンを押すと、入力された映像解像度、ピクセルフォーマット、フレームレートをもとにパラレル信号のタイミングを自動生成して、もとのダイアログの項目に設定します。

設定項目	説明
Video Resolution	解像度を指定します。 入力映像ファイルの解像度と等しくなるように設定してください。
Pixel Format	ピクセルフォーマットを指定します。
Frame Rate	出力フレームレートを指定します。 入力映像ファイルのフレームレートとは独立に指定できます。
V-Blank	ブランキング期間(MIPI の場合、FE - FS の期間)をパラレル信号の PCLK (148.5MHz) 単位で設定します。
Separate HS/DE	TBD

2.1.3. タイミング設定例（解像度、フレームレートから設定する場合）

- 解像度: 1920x1080
- フレームレート: 30FPS
- ピクセルフォーマット: YUV4:2:2 8bit (UYVY)
- MIPI データレート: 800Mbps / Lane
- MIPI データレーン数: 4 Lane

1. 「Easy Timing Generator...」ボタンをクリックして、ダイアログを呼び出します。



2. 下記のように入力して、「OK」ボタンを押します。

「Video Timing Setting」には自動的に値が設定されます。

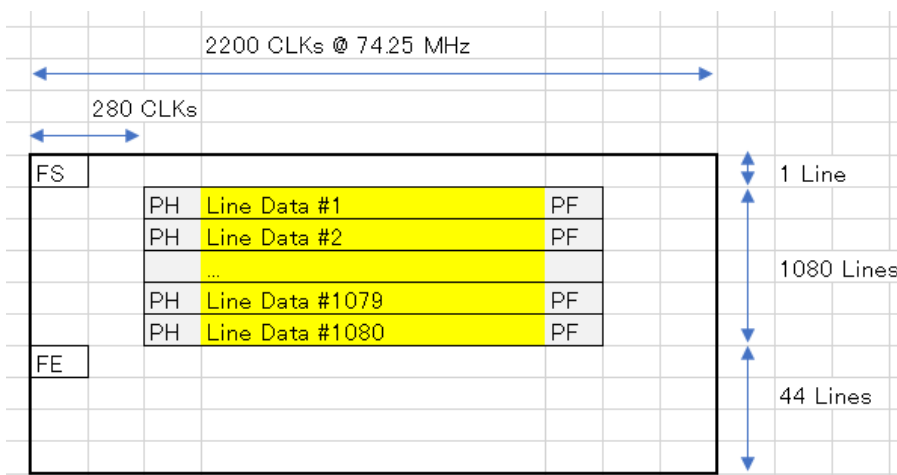
3. 「MIPI CSI-2 Setting」部分の設定を行います。

設定値は右記の通りです。

4. 「Apply」ボタンをクリックすると、設定値が FPGA にセットされます。

2. 1. 4. タイミング設定例（タイミングチャートから設定する場合）

- 解像度: 1920x1080
- フレームレート: 30FPS
- ピクセルフォーマット: YUV4:2:2 8bit (UYVY)
- MIPI データレート: 800Mbps / Lane- MIPI データレーン数: 4 Lane



1. 「Video Timing Setting」部分の値を計算してセットします。

$$VSSP = 96800 \text{ (} 2200 \times 44 \text{)}$$

$$VSPP = 2378200 \text{ (} 2200 \times (1080 + 1) \text{)}$$

$$HSSP = 98320 \text{ (} VSSP + 2200 + 280 - (1920 / 2) \text{)}$$

$$HSPP = 960 \text{ (} 1920 / 2 \text{)}$$

$$HSIP = 1240 \text{ (} 280 + (1920 / 2) \text{)}$$

$$HSPR = 1080$$

$$DESP = HSSP$$

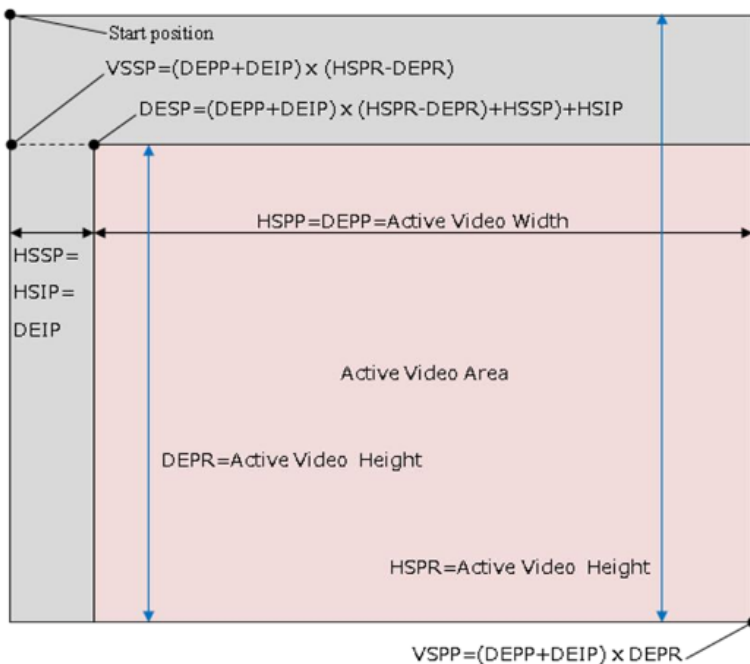
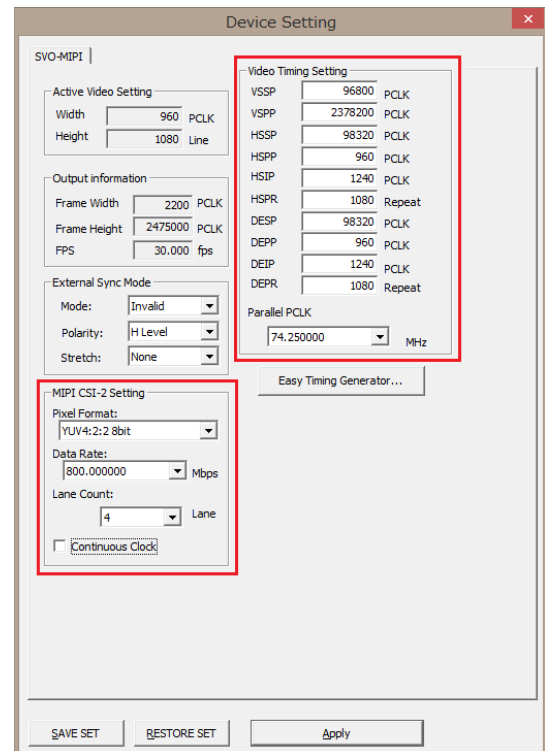
$$DEPP = DSPP$$

$$DEIP = HSIP$$

$$DEPR = HSPR$$

2. 「MIPI CSI-2 Setting」部分の設定を行います。

3. 「Apply」ボタンをクリックすると、設定値が FPGA にセットされます。



HS** = DE** としたときの、パラレル信号の出力イメージを上図に示します。

MIPI CSI-2 Setting の設定項目では、MIPI CSI-2 信号のパラメータおよびピクセルフォーマットを設定します。

設定項目	説明	単位
Pixel Format	ピクセルフォーマットを指定します。	
Data Rate	レーン当たりのビットレートを指定します。 ボードのスペックを満たす値を指定してください。	Mbps
Lane Count	レーン数を指定します。	Lane
Continuous Clock	チェックすると、CLK レーンが常時 HS (Continuous Clock)で出力されます。 Continuous Clock しか受け付けないターゲットデバイスで使用する場合、チェックを入れてください。 ターゲットデバイスによっては対応しないので、必要ない場合はチェックを外してください。	

- Video Timing Setting で設定したデータレートよりも MIPI CSI-2 Setting で設定するデータレート (Lane Count x Data Rate) を大きく設定してください。

「Easy Timing Generator...」ボタンを押すと、「Video Timing Setting」の設定項目を簡単に設定するためのダイアログ (MIPI Easy Timing Generator ダイアログ) が開きます。

External Sync Mode の設定項目では、外部同期信号のフォーマットを設定します。外部同期機能を使用しない場合、この設定は無視されます。外部同期は Mode が「Invalid」以外かつ、Device Control 画面の「External Trigger」にチェックが入っているとき、有効化されます。

設定項目	説明
Mode	外部同期モードを設定します。 Invalid: 外部同期機能は無効化されます。 Start: 出力開始タイミングを外部信号に同期化します。 Frame: 各フレームの出力を外部信号に同期化します。 Start/Stop: 出力開始/終了タイミングを外部信号に同期化します。
Polarity	同期信号の極性を指定します。 H Level: 外部同期信号が H レベルのとき、映像フレーム出力が有効化されます。 L Level: 外部同期信号が L レベルのとき、映像フレーム出力が有効化されます。 Pos Edge: 外部同期信号の L→H エッジで映像フレーム出力が有効化されます。 Neg Edge: 外部同期信号が H→L エッジで映像フレーム出力が有効化されます。
Stretch	通常「None」を指定してください。

2.2. SVO-06-CSI, SVL-03-GEN の設定

SVO-06-CSIとSVL-03-GENは共通のタイミング設定・タイミング作成ソフトを利用します。SVO-03-MIPIとはタイミング設定の基本的な考え方は同じですが、VC出力に関する設定項目や使用するPCLKやMIPI CLK Rateに関する内部設定が異なるため、共通のタイミング設定は利用できません。また、Video タイミングの設定が、従来のPCLK単位の設定に加え、時間単位でも設定にも対応しています。

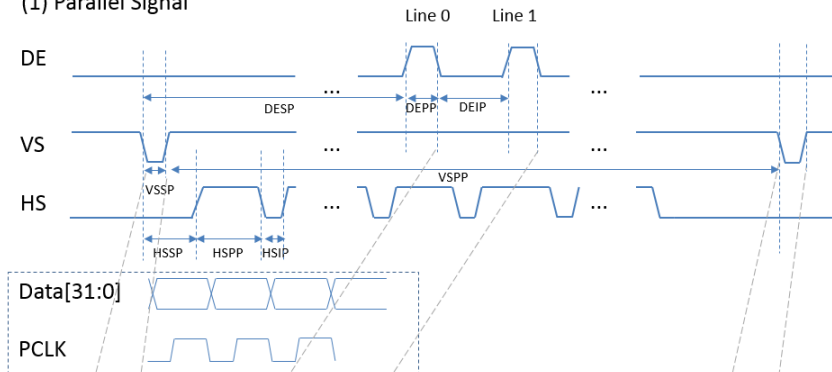
The screenshot shows the TimingGenSVO06 software window. It contains several sections for configuring video timing settings:

- Active Video Setting:** Width: 960 PCLK, Height: 1080 Line.
- Output information:** Frame Width: 1498 PCLK, Frame Height: 1666666 PCLK, FPS: 60.000 fps.
- External Sync Mode:** Mode: Invalid, Polarity: Pos Edge, Stretch: None, Pin Mux: GPIO0.
- MIPI CSI-2 Setting:** Pixel Format: YUV4:2:2 8bit, MIPI CLK Rate: 800.000 Mbps, Lane Count: 4 Lane, VC: 0, Continuous Clock (checked).
- Video Timing Setting:**
 - VSSP: 20000 PCLK
 - VSPP: 1646666 PCLK
 - HSSP: 21964 PCLK
 - HSPP: 960 PCLK
 - HSIP: 538 PCLK
 - HSPR: 1080 Repeat
 - DESP: 21964 PCLK
 - DEPP: 960 PCLK
 - DEIP: 538 PCLK
 - DEPR: 1080 Repeat
 - Parallel PCLK: 100.000 MHz
- Byte Swap:** D3,D2,D1,D0.
- MIPI Data Lane Swap:** D1: 0, D2: 1, D3: 2, D4: 3.
- Buttons:** Easy Timing Generator..., Set by Time Value..., Set from Blanking..., Embedded Line (unchecked).
- Bottom Buttons:** SAVE SET, RESTORE SET, Apply.

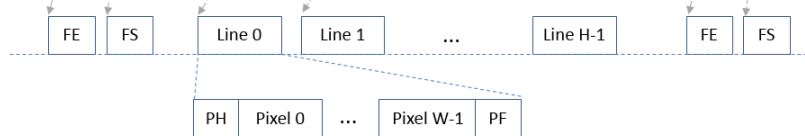
2.2.1. Device Setting ダイアログの設定項目

Video Timing Setting の設定項目では、パラレル信号タイミングを設定します。SVO-03-MIPI と比較したときに、一部ピクセルフォーマット使用時の計算が異なります。

(1) Parallel Signal



(2) MIPI CSI-2 Signal



設定項目	説明	単位
VSSP	(上図参照)	PCLK
VSP	(上図参照)	PCLK
HSSP	(上図参照)	PCLK
HSP	(上図参照)	PCLK
HSIP	(上図参照)	PCLK
HSPR	HSync 信号の繰り返し回数を指定します。	
DESP	(上図参照)	PCLK
DEPP	(上図参照) ピクセルフォーマットが YUV4:2:2 8bit, Raw10, Raw12, Raw8(16Bpp) の場合、 入力映像ファイルの幅の 1/4 を指定する 必要があります。 ピクセルフォーマットが RGB888, Raw20, Raw8(8Bpp) の場合、入力映像ファイルの幅の 1/2 を指定する 必要があります。	PCLK
DEIP	(上図参照)	PCLK
DEPR	Data Enable 信号の繰り返し回数を指定します。 入力映像ファイルの高さと同じ値を指定します。	
Parallel PCLK	パラレル信号のピクセルクロックを指定します。 SVO-06-CSI, SVL-03-GEN では仕様上の制限により、 後述する設定 MIPI CLK Rate の 1/8 となるような値が自動的に設定されます。	MHz
Byte Swap	本機能は SVO-06-CSI, SVL-03-GEN では無効になっています。ご入用の際は 対応可能なのでサポートにお問い合わせください。	

– Parallel PCLK に設定するクロック数をリストボックス内の設定値以外から設定したい場合、
付属の PLL Setting.exe を使用して追加することができます。PLLSetting_動作説明書も合わせてご確認ください。

- 誤ったタイミングを設定した場合、映像信号の出力が行われなかったりすることがあります。
- タイミング詳細については、SVO-06-CSI, SVL-03-GEN 基板のハードウェア仕様書も参照してください。

2.2.1. MIPI CLK Rate 設定

MIPI 出力のデータレート設定を変更できます。SVO-06-CSI, SVO-06-DSI, SVL-03-GEN では内部仕様により、
設定された MIPI CLK Rate[Mbps]の 1/8 となる値が [MHz]単位のピクセルクロックとして設定されます。

この画像の場合であれば、ピクセルクロックは 100[MHz]として計算されます。

2.2.2. MIPI Lane Count 設定

出力したい MIPI のレーン数を設定できます。

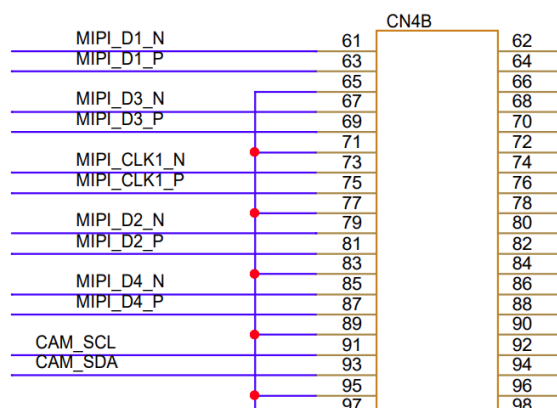
※SVO-06-CSI, SVL-03-GEN では 3 レーン出力には対応していません

2.2.3. MIPI Data Lane Swap 設定

出力したい MIPI レーンを設定した際に、MIPI の各差動信号ペアのマップを入れ替えることができます。

内部的な 0-3 レーンの割り当てを、物理ピン MIPI_D1-D4 のそれぞれ、どの差動信号ペアに割り当てるかを選択できます。

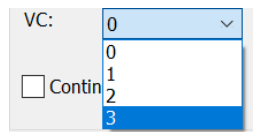
デフォルトは 0-3 レーンが MIPI_D1-D4 に割り当てられています。



SV ボードの MIPI レーン周辺回路図

2.2.4. Virtual Channel 設定

MIPI CSI-2 Setting 項目内の VC:設定から、出力する映像の Virtual Channel を 0 から 3 の間で設定可能です。



The screenshot shows a software interface for setting MIPI CSI-2 parameters. A dropdown menu labeled 'VC:' is open, displaying a list of options: 0, 1, 2, and 3. The option '0' is currently selected. To the left of the dropdown, there is a checkbox labeled 'Contin' (likely 'Continuous') which is currently unchecked.

2.2.5. Set by Time Value 設定

通常 PCLK 単位で設定するタイミングを、時間単位で設定することが可能です。Video Timing Setting 欄に数値を入力することで、Calculated Value 欄に従来どおり PCLK 単位の値も自動的に計算され表示されます。

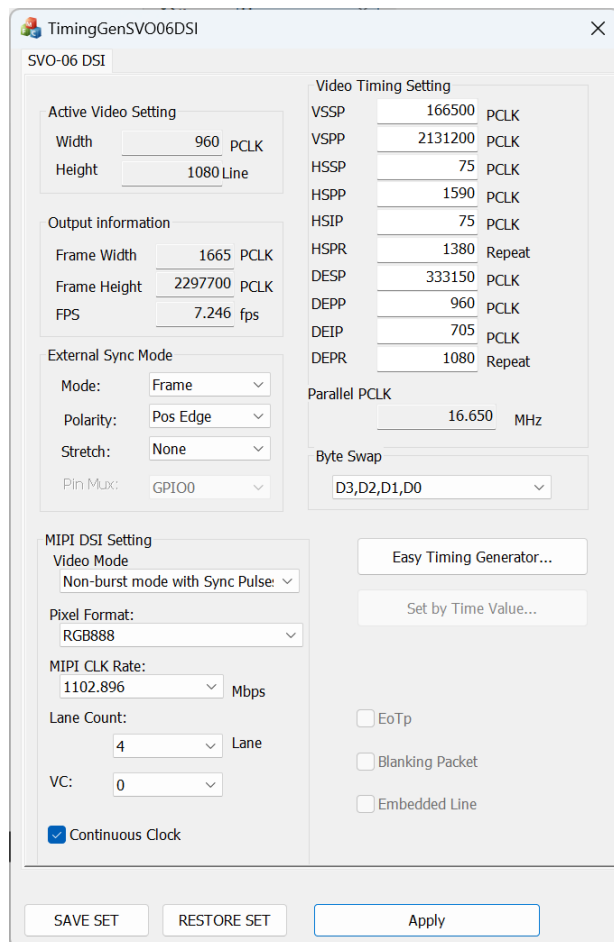
Video Timing Setting		Calculated Value:	
VSSP	82.500 us	VSSP	0 PCLKs
VSP	12292.500 us	VSP	0 PCLKs
DESP	84.955 us	DESP	0 PCLKs
DEPP	inf us	DEPP	960 PCLKs
DEIP	10.061 us	DEIP	0 PCLKs
DEPR	1080 Repeat		
MIPI CLK Rate:		PCLK:	0.000 MHz
	Mbps	Frame Rate:	0.000 FPS

2.2.6. ByteSwap 設定

本機能は SVO-06-CSI, SVL-03-GEN では無効になっています。ご入用の際は対応可能なのでサポートにお問い合わせください。

2.3. SVO-06-DSI の設定

SVO-06-DSI の設定は基本的には SVO-06-CSI と同一ですが、MIPI DSI 向けの一部設定や DSI 用に機能が追加された Easy Timing Generator 画面が存在します。

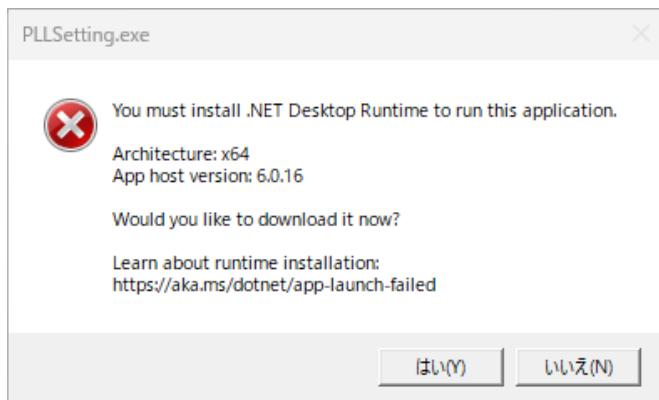


2.3.1. ランタイムインストール方法

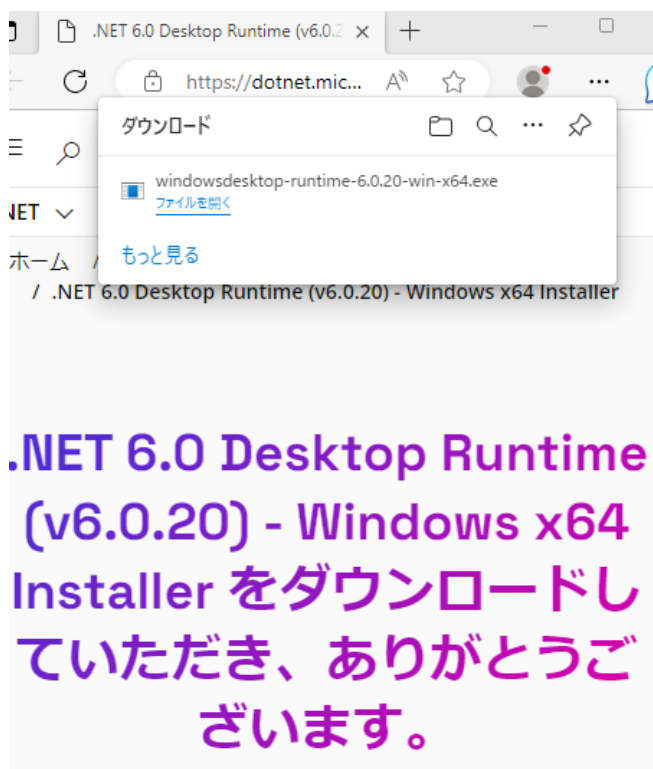
後述の Easy Timing Generator の動作には .NET Desktop Runtime (.NET 6.0)以降が必要です。Easy Timing Generator ボタン押下時に以下のようなランタイムエラーのポップアップが出現する場合、インストールされていない場合は.NET Desktop Runtime をインストールしてください。

はい(Y)を選択すると.NET Desktop Runtime (.NET 6.0)の最新版のインストーラーがダウンロードされるので、ダウンロードした exe ファイルを実行し、.NET Desktop Runtime をインストールしてください。

その後、再度 Easy Timing Generator ボタン押下してください。

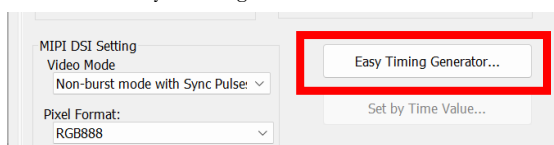


ランタイムエラー

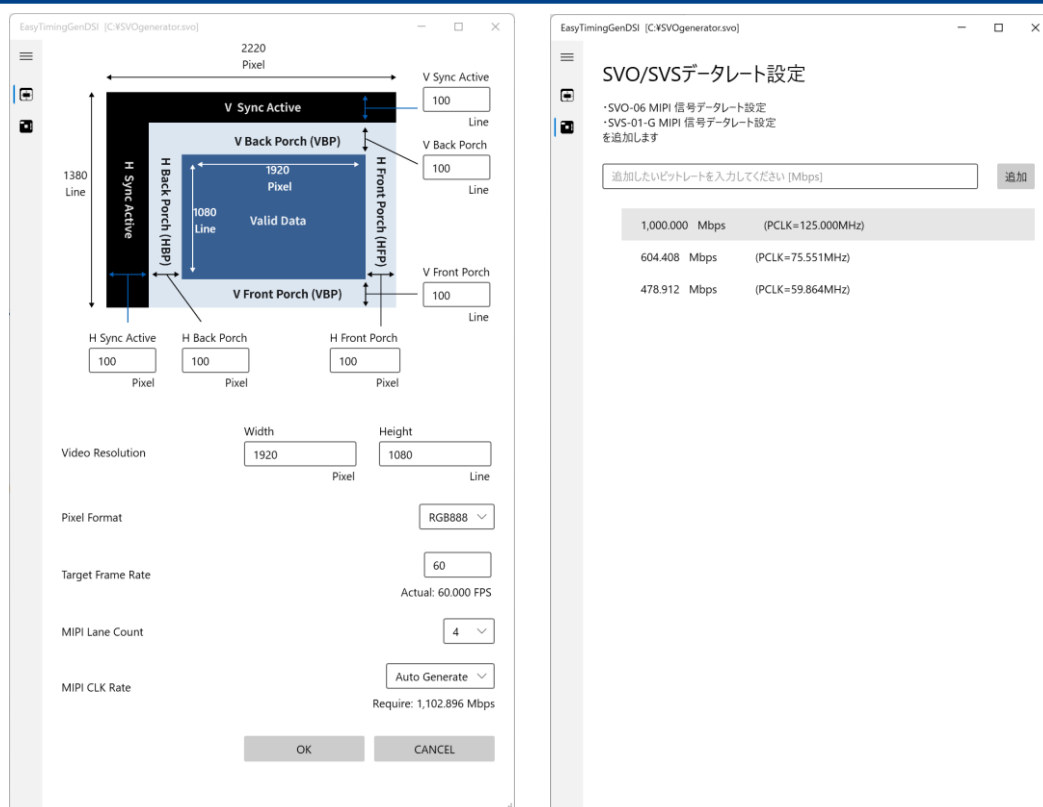


.NET Desktop Runtime のダウンロード

2.3.2. Easy Timing Generator



通常 PCLK 単位で設定するタイミングを、タイミング図の形式でブランキングエリアやフレームレート、クロックレートを指定することができます。



設定項目	説明	単位
V Sync Active 等, 各ブランキングエリア項目	各ピクセル数・ライン数の値を元に PCLK 単位の値を計算します。	Pixel or Line
Video Resolution	解像度を指定します。 入力映像ファイルの解像度と等しくなるように設定してください。	Pixel or Line
Pixel Format	ピクセルフォーマットを指定します。	
Target Frame Rate	MIPI CLK Rate が[Auto Generate]に設定されている場合のみ 、ブランキングエリア情報と解像度の情報を元に、入力されたフレームレートに小数点以下 3 桁以内に近づけるように PCLK 単位の値の計算を行います。 Actual: …には設定されている MIPI CLK Rate を加味した実際のフレームレートが小数点 3 桁以下切り捨てで表示されます。	fps
MIPI Lane Count	MIPI レーン数を指定します。	Lane
MIPI Data Rate	レーン当たりのデータレートを指定します。また、[Auto Generate]に設定した場合は各入力値に基づいたデータレートが自動的に計算・設定されます。 Require: …には入力されているフレームレートの実現に必要なデータレートの値が表示されます。	Mbps

SVO/SVS データレート設定	SVS-01, SVO-06-CSI, SVL-03-GEN に共通する MIPI 信号データレートの追加・削除が行えるメニューです。上記の[Auto Generate]で追加されたデータレートの削除や手動追加を行うことができます。右クリックメニューで削除ができます。	Mbps
------------------	--	------

2.4. SVP-01-GEN / SVO-03 の設定

“Device”-“Setting”メニューで表示される“Device Setting”ダイアログについて解説をします。本ダイアログでは、タブページ切り替えによる 4 種類の設定方法を選択して設定することができます。

下図(Easy)の赤枠で囲んだタブですが、4 種類の設定ができるようになっています。

Easy : 画像サイズとブランク領域 1 種類(x-Blank)で設定を行います。

Standard : 画像サイズとブランク領域 3 種類(SYNC,FP,BP)で設定を行います。

Advance : PCLK 単位の細かい設定を行います。

[SAVE SET],[RESTORE SET],[Apply]ボタンは現在のタブページに対応します。

The screenshot shows the 'TimingGenParallel' dialog box with the 'Easy' tab selected. The dialog is divided into several sections:

- Sync Polarity Setting:** VSYNC (Low Active), HSYNC (Low Active).
- V-Blank Setting:** Blanking Code (0 Hex).
- Video Clock Setting:** DCK Mode (SDR_MODE0(pos edge)), Video Clock (SDR rate) (148.500000 MHz).
- Pixel Setting:** 1 Clock Bit Size (32 Bit), 1 Pixel Bit Size (16 Bit).
- Output information:** Frame Width (1200 PCLK), Frame Height (1494000 PCLK), FPS (99.398 fps).
- Video Timing Setting:** VFP (0 Line), VSYNC (165 Line), VBP (0 Line), HFP (0 PCLK), HSYNC (240 PCLK), HBP (0 PCLK).
- Active Video Setting:** Width (960 Pixel), Height (1080 Line).
- Sync Code Setting:** Enable Sync Code (SAV/EAV) checkbox, and fields for EAV-1 4th, SAV-1 4th, EAV-2 4th, SAV-2 4th, EAV-3 4th, SAV-3 4th, EAV-4 4th, SAV-4 4th.

At the bottom, there are three buttons: 'SAVE SET', 'RESTORE SET', and 'Apply'.

次ページ以降に上記設定を Easy タブ、Standard タブ、Advance タブで行った際のダイアログと出力イメージを示します。

Easy タブでの設定画面：

TimingGenParallel

Easy Standard Advance

Sync Polarity Setting

VSYNC Low Active

HSYNC Low Active

V-Blank Setting

HSync Pulse ON

Blanking Code 0 Hex

Sync Code Setting

☐ Enable Sync Code (SAV/EAV)

Output information

Frame Width 1200 PCLK

Frame Height 1245 Line

FPS 99.398 fps

Blanking Setting

H-Blank 240 Pixel

V_Blank 165 Line

Active Video Setting

Width 960 Pixel

Height 1080 Line

Video Clock Setting

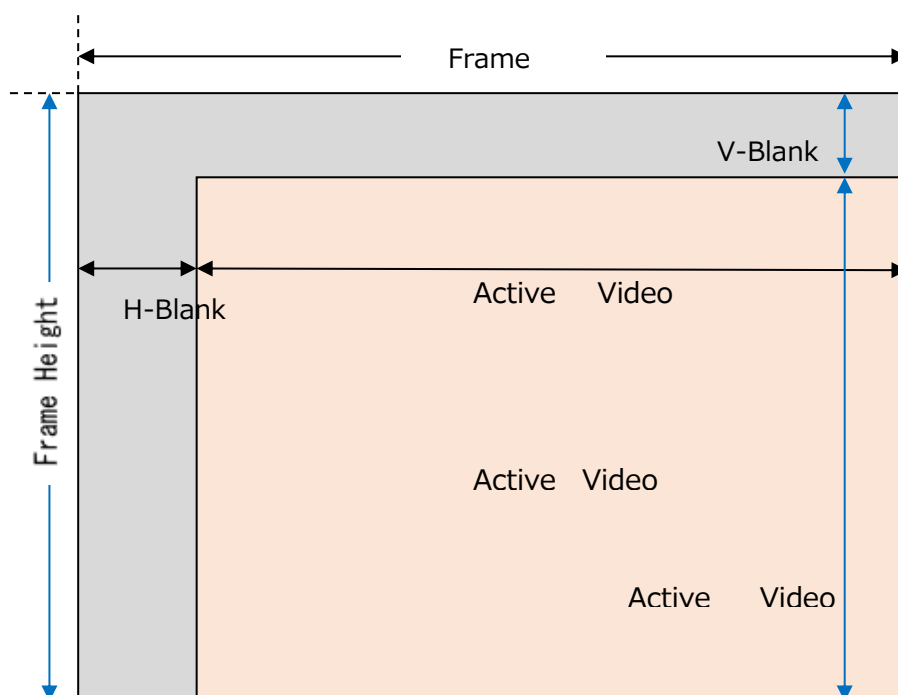
DCK Mode : SDR_MODE0(pos edge)

Video Clock (SDR rate) : 148.500000 MHz

1 Clock Bit Size : 32 Bit

1 Pixel Bit Size : 16 Bit

SAVE SET RESTORE SET Apply



Standard タブでの設定画面：

TimingGenParallel

Easy **Standard** Advance

Sync Polarity Setting

VSYNC Low Active

HSYNC Low Active

V-Blank Setting

Blanking Code 0 Hex

Video Clock Setting

CK Mode : SDR_MODE0(pos edge)

Video Clock (SDR rate) : 148.500000 MHz

Pixel Setting

1 Clock Bit Size 32 Bit

1 Pixel Bit Size 16 Bit

Output information

Frame Width 1200 PCLK

Frame Height 1494000 PCLK

FPS 99.398 fps

Video Timing Setting

VFP 0 Line

VSYNC 165 Line

VBP 0 Line

HFP 0 PCLK

HSYNC 240 PCLK

HBP 0 PCLK

Active Video Setting

Width 960 Pixel

Height 1080 Line

Sync Code Setting

☐ Enable Sync Code (SAV/EAV)

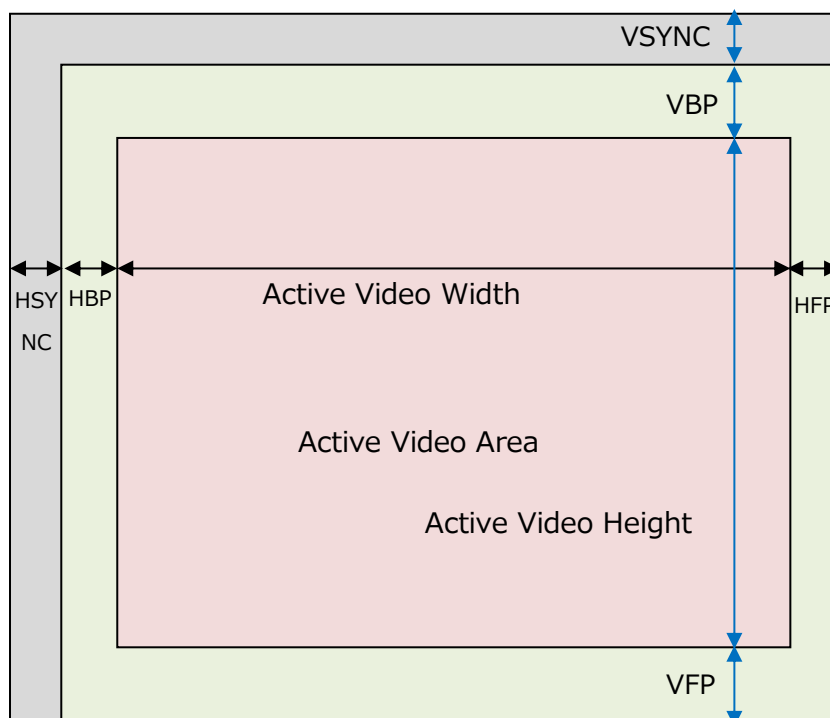
EAV-1 4th 0 SAV-1 4th 0

EAV-2 4th 0 SAV-2 4th 0

EAV-3 4th 0 SAV-3 4th 0

EAV-4 4th 0 SAV-4 4th 0

SAVE SET RESTORE SET Apply



Advance タブでの設定画面

TimingGenParallel

Easy Standard **Advance**

Sync Polarity Setting

VSYNC: Low Active

HSYNC: Low Active

V-Blank Setting

Blanking Code: 0 Hex

Video Clock Setting

DC Mode: SDR_MODE0(pos edge)

Video Clock (SDR rate): 148.500000 MHz

Pixel Setting

1 Clock Bit Size: 16 Bit

1 Pixel Bit Size: 16 Bit

8bit Output Mode: D0-D7

External Sync Mode

Mode: Frame

Polarity: Pos Edge

Stretch: None

Output information

Frame Width: 3168 PCLK

Frame Height: 4950000 PCLK

FPS: 30.000 fps

Video Timing Setting

VSSP	66000	PCLK
VSP	4884000	PCLK
HSSP	96764	PCLK
HSPP	1920	PCLK
HSIP	1248	PCLK
HSPR	1080	Repeat
DESP	96764	PCLK
DEPP	1920	PCLK
DEIP	1248	PCLK
DEPR	1080	Repeat

Active Video Setting

Width: 1920 PCLK

Height: 1080 Line

Byte Swap

D3,D2,D1,D0

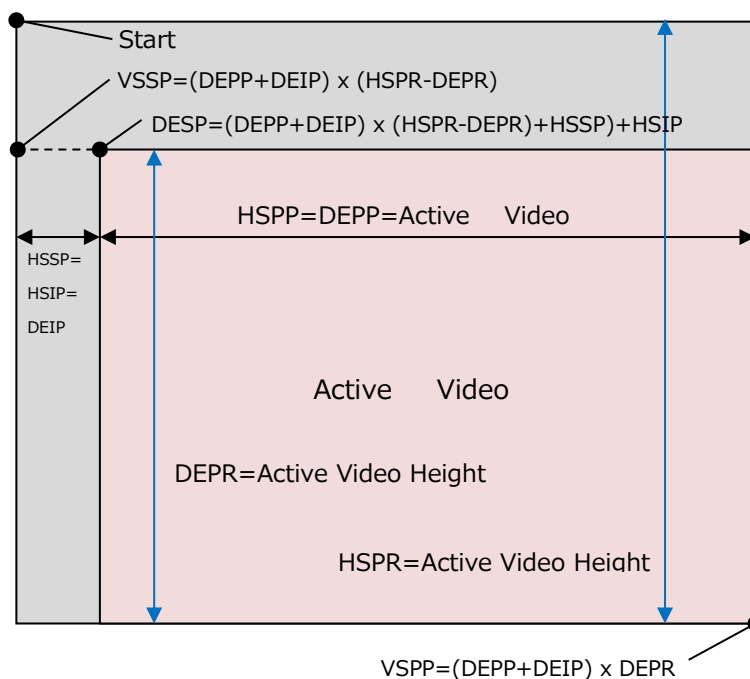
Sync Code Setting

☐ Enable Sync Code (SAV/EAV)

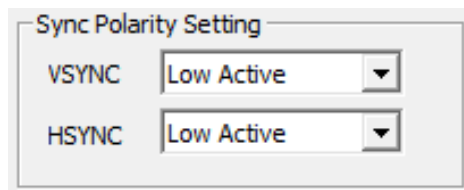
EAV-1 4th	0	SAV-1 4th	0
EAV-2 4th	0	SAV-2 4th	0
EAV-3 4th	0	SAV-3 4th	0
EAV-4 4th	0	SAV-4 4th	0

Easy Timing Generator...

SAVE SET RESTORE SET Apply



2.4.1. Sync Polarity Setting (Easy タブ、Standard タブ、Advance タブ)

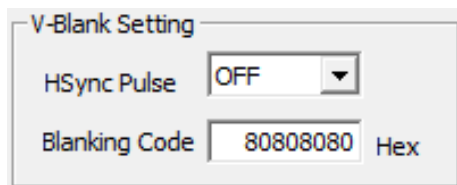


VSYNC: VSYNC の SYNC 期間の極性を Low Active と High Active から選択できます。

HSYNC: HSYNC の SYNC 期間の極性を Low Active と High Active から選択できます。

どちらも Active = ブランク期間を意味しますので、Lo Active に設定した場合、
ブランク期間中は信号レベルが Low になります。

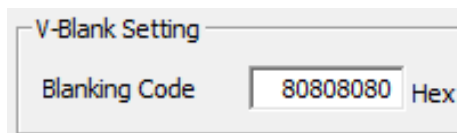
2.4.2. V-Blank Setting (Easy タブ)



HSync Pulse: V ブランク中に HSYNC パルスを発生させるか ON, OFF で設定できます。

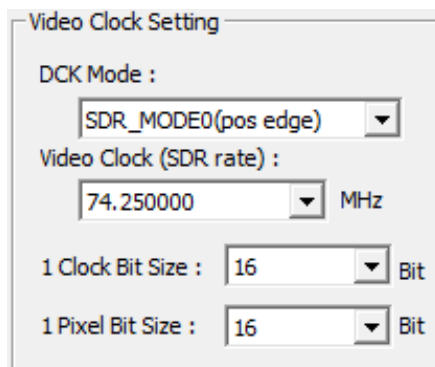
Blanking Code: V ブランク、H ブランク期間のデータを設定できます。

2.4.3. V-Blank Setting (Standard タブ、Advance タブ)

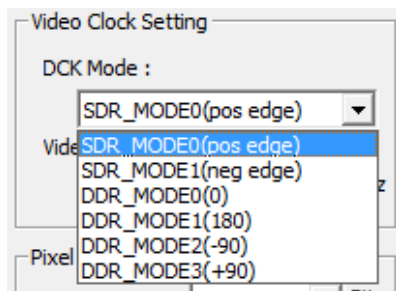


Blanking Code: V ブランク、H ブランク期間のデータを設定できます。

2.4.4. Video Clock Setting (Easy タブ)

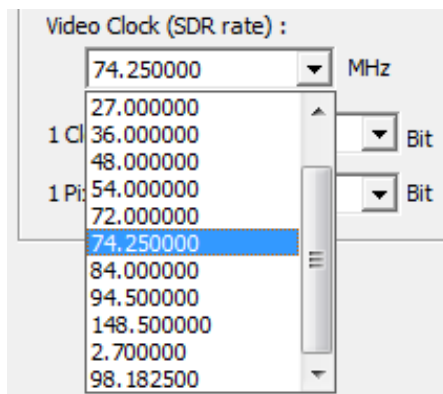


DCK Mode: SVO-03 が出力する DCK (Video Clock) の設定を行います。

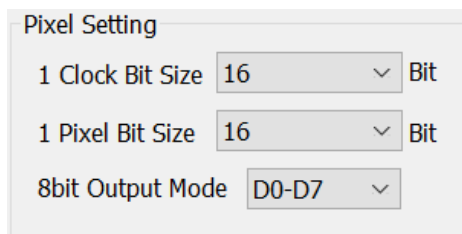


DCK Mode では、上図のように 6 種類の選択が可能となっています。

Video Clock (SDR rate): SDR Rate でのビデオクロック周波数を設定します。



お使いになりたい周波数が存在しない場合には、弊社までお問い合わせください。



1 Clock Bit Size: 1 クロックあたりの画像データバス幅を設定します。8, 16, 24, 32 の設定が可能です。8 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D7 の 8 ビットが有効であることを意味します。16 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D15 の 16 ビットが有効であることを意味します。

32 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D31 の 32 ビットが有効であることを意味します。YUV の場合は 1 クロックで 2 画素出力されます。32 ビットで出力する際は CN5 も使用しますので、CN5 の 10pin ヘッダーも実装する必要があります。

24 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D23 の 24 ビットが有効であることを意味します。RGB24 専用となり出力する際は CN5 も使用しますので、CN5 の 10pin ヘッダーも実装する必要があります。

AVI ファイル (DIB-無圧縮) の場合は、24 を設定します。

1 Pixel Bit Size: 画像フォーマットに合わせて、1 画素を構成するビット数を設定します。8,10,12,16,24 が設定可能です。

8 と設定した場合は、1 ピクセルが 8 ビットであることを意味します。(RAW8)

10 と設定した場合は、1 ピクセルが 10 ビットであることを意味します。(RAW10)

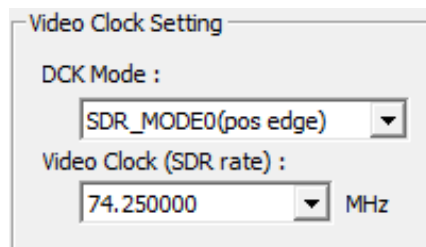
12 と設定した場合は、1 カラー成分が 12 ビットであることを意味します。(RAW12)

16 と設定した場合は、1 カラー成分が 16 ビットであることを意味します。(YUV、RGB565)

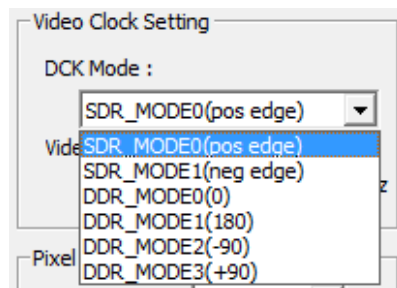
24 と設定した場合は、1 カラー成分が 24 ビットであることを意味します。(RGB24)

AVI ファイル (DIB-無圧縮) の場合は、24 を設定します。

2.4.5. Video Clock Setting (Standard タブ、Advance タブ)



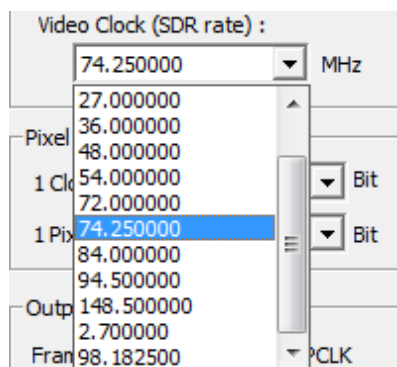
DCK Mode: SVO-03 が出力する DCK (Video Clock) の設定を行います。



DCK Mode では、上図のように 6 種類の選択が可能となっています。

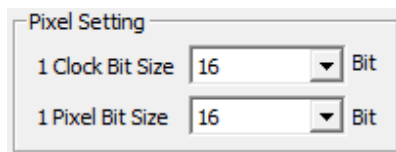
詳細は DCK 出力のハードウェア仕様書の「11. SDR/DDR モード設定」をご参照ください。

Video Clock (SDR rate): SDR Rate でのビデオクロック周波数を設定します。



お使いになりたい周波数が存在しない場合には、弊社までお問い合わせください。

2.4.6. Pixel Setting (Standard タブ)



1 Clock Bit Size: 1 クロックあたりの画像データバス幅を設定します。8,16,24,32 の設定が可能です。8 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D7 の 8 ビットが有効であることを意味します。16 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D15 の 16 ビットが有効であることを意味します。

32 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D31 の 32 ビットが有効であることを意味します。YUV の場合は 1 クロックで 2 画素出力されます。32 ビットで出力する際は CN5 も使用しますので、CN5 の 10pin ヘッダーも実装する必要があります。

24 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D23 の 24 ビットが有効であることを意味します。RGB24 専用となり出力する際は CN5 も使用しますので、CN5 の 10pin ヘッダーも実装する必要があります。

AVI ファイル (DIB-無圧縮) の場合は、24 を設定します。

1 Pixel Bit Size: 画像フォーマットに合わせて、1 画素を構成するビット数を設定します。8,10,12,16 が設定可能です。

8 と設定した場合は、1 ピクセルが 8 ビットであることを意味します。(RAW8)

10 と設定した場合は、1 ピクセルが 10 ビットであることを意味します。(RAW10)

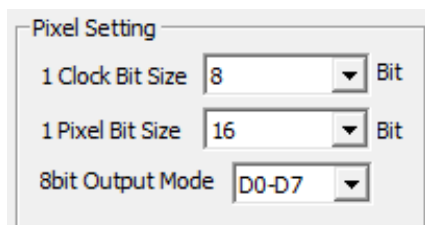
12 と設定した場合は、1 カラー成分が 12 ビットであることを意味します。(RAW12)

16 と設定した場合は、1 カラー成分が 16 ビットであることを意味します。(YUV、RGB565)

24 と設定した場合は、1 カラー成分が 24 ビットであることを意味します。(RGB24)

AVI ファイル (DIB-無圧縮) の場合は、24 を設定します。

2.4.7. Pixel Setting (Advance タブ)



1 Clock Bit Size: 1 クロックあたりの画像データバス幅を設定します。8,16,32 の設定が可能です。8 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D7 の 8 ビットが有効であることを意味します。16 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D15 の 16 ビットが有効であることを意味します。

32 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D31 の 32 ビットが有効であることを意味します。YUV の場合は 1 クロックで 2 画素出力されます。32 ビットで出力する際は CN5 も使用しますので、CN5

の 10pin ヘッダーも実装する必要があります。

24 と設定した場合は、1 回のピクセルクロックでデータ出力バスのうち、D0-D23 の 24 ビットが有効であることを意味します。RGB24 専用となり出力する際は CN5 も使用しますので、CN5 の 10pin ヘッダーも実装する必要があります。

AVI ファイル (DIB-無圧縮) の場合は、24 を設定します。

1 Pixel Bit Size: 画像フォーマットに合わせて、1 画素を構成するビット数を設定します。8,10,12,16 が設定可能です。

8 と設定した場合は、1 ピクセルが 8 ビットであることを意味します。(RAW8)

10 と設定した場合は、1 ピクセルが 10 ビットであることを意味します。(RAW10)

12 と設定した場合は、1 カラー成分が 12 ビットであることを意味します。(RAW12)

16 と設定した場合は、1 カラー成分が 16 ビットであることを意味します。(YUV、RGB565)

24 と設定した場合は、1 カラー成分が 24 ビットであることを意味します。(RGB24)

AVI ファイル (DIB-無圧縮) の場合は、24 を設定します。

8bit Output Mode: 8bit 出力時に CN4 コネクタの CD0-CD7 に出力するか、CD8-CD15 に出力するかを設定します。D0-D7 で CD0-CD7 に出力、D8-D15 で CD8-CD15 に出力します。

2.4.8. Sync Code Setting (Easy タブ)

Enable Sync Code:SAV/EAV コードを付加するかどうかを設定します。チェック ON の時、付加します。チェック ON 時に付加される SAV/EAV コードの 4 バイト目は下図の通りです。

EAV-1 4th	f1f1f1f1	SAV-1 4th	ecececec
EAV-2 4th	dadadada	SAV-2 4th	c7c7c7c7
EAV-3 4th	b6b6b6b6	SAV-3 4th	abababab
EAV-4 4th	9d9d9d9d	SAV-4 4th	80808080

2.4.9. Sync Code Setting (Standard タブ、Advance タブ)

Sync Code Setting は Active Video の両端に SAV/EAV コードを付加することを設定できます。

Enable Sync Code (SAV/EAV)チェックを ON にすると SAV/EAV コードを付加して出力することができます。この場合でも VSYNC/HSYNC の同期コードは出力されます。

EAV-[1-4] 4th, SAV-[1-4] 4th のエディットボックスには独自の同期コードを指定することができます。デフォルトでは下記の規定のコードが出力されます。

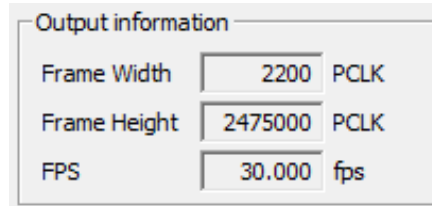
2.4.10. Output information (Easy タブ)

Frame Width は 1 フレームの水平方向ビデオクロック数を表示します。

Frame height は 1 フレーム全体のライン数を表示します。

FPS は出力フレームレートを表示します。

2.4.11. Output information (Standard タブ、Advance タブ)



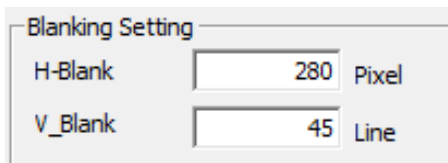
Output information		
Frame Width	2200	PCLK
Frame Height	2475000	PCLK
FPS	30.000	fps

Frame Width は 1 フレームの水平方向ビデオクロック数を表示します。

Frame height は 1 フレーム全体のビデオクロック数を表示します。

FPS は出力フレームレートを表示します。

2.4.12. Blanking Setting (Easy タブ)



Blanking Setting		
H-Blank	280	Pixel
V_Blank	45	Line

H-Blank: 水平方向のブランクをピクセル数で設定します。

V-Blank: 垂直方向のブランクをライン数で設定します。

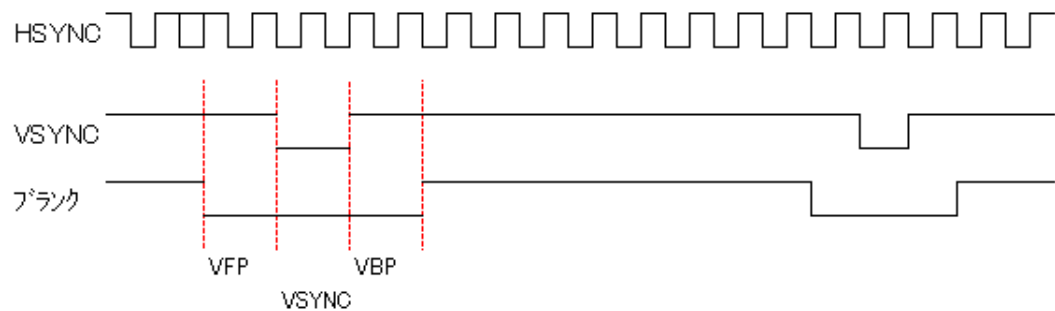
2.4.13. Video Timing Setting (Standard タブ)

Video Timing Setting		
VFP	4	Line
VSYNC	5	Line
VBP	36	Line
HFP	88	PCLK
HSYNC	44	PCLK
HBP	148	PCLK

VFP: 垂直方向のフロントポーチをライン数で設定します。

VSYNC: 垂直方向の同期期間をライン数で設定します。

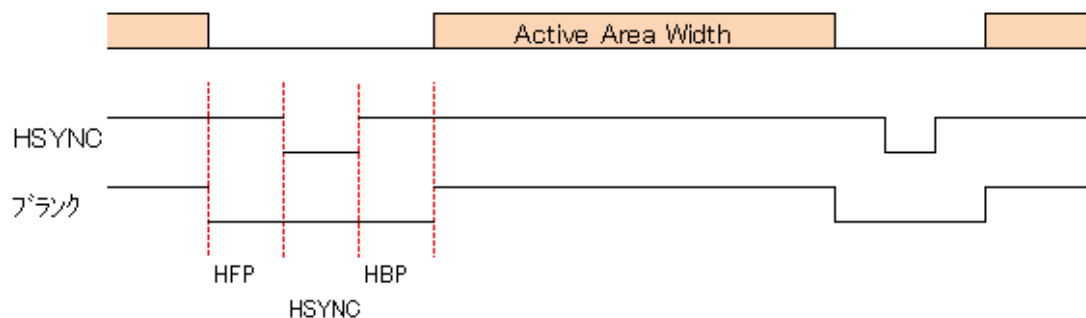
VBP: 垂直方向のバックポーチをライン数で設定します。



HFP: 水平方向のフロントポーチを PCLK 数で設定します。

HSYNC: 水平方向の同期期間を PCLK 数で設定します。

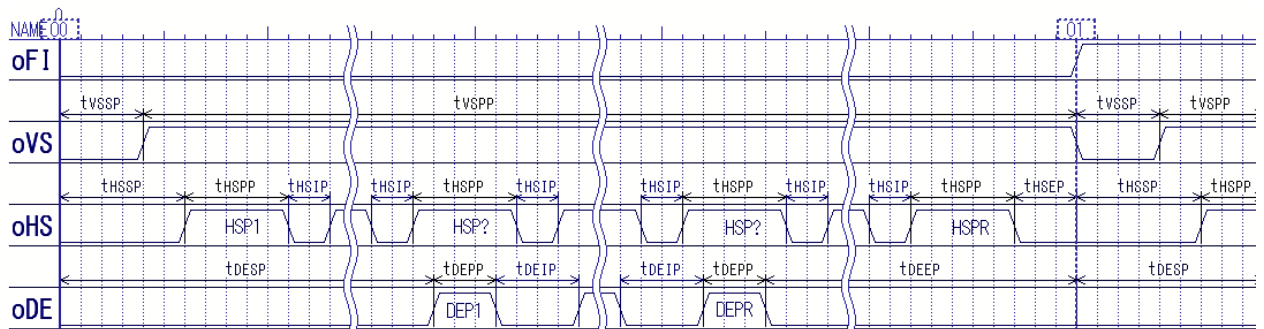
HBP: 水平方向のバックポーチを PCLK 数で設定します。



2.4.14. Video Timing Setting (Advance タブ)

Video Timing Setting		
VSSP	11000	PCLK
VSPP	2464000	PCLK
HSSP	44	PCLK
HSPP	2156	PCLK
HSIP	44	PCLK
HSPR	1125	Repeat
DESP	90392	PCLK
DEPP	1920	PCLK
DEIP	280	PCLK
DEPR	1080	Repeat

出力するビデオタイミングを設定します。下図のタイミングチャートを参考に PCLK 数または Repeat 数を 10 進で設定してください。HSPR は下図の HSP1-HSP?-HSPR になり、一般的にライン数を設定します。DEPR も同様となります。DEPP、DEPR は Active Video Setting の Width、Height と同じであり、こちらを設定すると自動的に Active Video Setting の更新を行います。



2.4.15. Active Video Setting (Easy、Standard タブ)

Active Video Setting		
Width	1920	Pixel
Height	1080	Line

画像サイズを幅 (Width、ピクセル数)、高さ (Height、ライン数) で設定します。

2.4.16. Active Video Setting (Advance タブ)

Active Video Setting		
Width	1920	PCLK
Height	1080	Line

画像データの幅 (Width、PCLK 数) と高さ (Height、ライン数) を表示します。上記 Video Timing Setting の DEPP、DEPR と同じになり、DEPP、DEPR に入力された値は自動的にこちらに反映されます。