

SVP-01-G FPGA のリリースノート

2023/11/14

NetVision

1 概要

この資料では、弊社 SVP-01-G の FPGA (USB モード、DisplayPort モード、UVC モード、Updater モード) のバージョンアップ内容について記述します。

2022 年以前のバージョンアップ履歴や上記以外の基板については、基板付属 CD-ROM 内のドキュメント等を参照してください。

2 バージョンアップ履歴 (USB モード)

v1.00	22/11/14
内容： 初回リリース版 (SV0-03 USB 版の後継機として)	

v1.03	23/02/08
内容： 映像出力部での映像停止再開のゲート制御を行う場合に、同期信号に対して映像データ出力が不正となる問題を修正しました。異常サイズの映像入力があった場合に出力映像の同期ズレが起こる問題に対して映像出力部での補正ロジックを強化しました。	

v1.04	23/05/08
内容： CN4-5:P1 (GPIO[9]) ピンの GPIO 出力値に'0'を設定した場合に映像出力の DE 信号が出力されてしまう問題を修正しました。(過去のカスタム分 00SM160115 による GPIO[9]での OR ロジックによる DE 出力割当を削除しました。)	

v1.05	23/11/14
内容： I2C Slave-I/F の機能を実装し、ACK 応答に対応しました。	

3 バージョンアップ履歴 (DisplayPort モード)

v1.00	22/11/14
内容 : 初回リリース版 (SV0-03 ボード HDMI 版の後継機として、HDMI 入力を DisplayPort 入力に変更)	

v1.10	22/11/25
内容 : SV0-03 ボードでの HDMI 入力 UVC 出力版の互換のため、DisplayPort 入力 UVC 出力の機能に対応しました。 本アップデート以降 SVP-01-G では DisplayPort モード FPGA でターゲット出力と UVC 出力で兼用になります。 ※標準機能として直ちに同時出力に対応するということではありません。	

v1.15	23/02/08
内容 : 映像出力部での映像停止再開のゲート制御を行う場合に、同期信号に対して映像データ出力が不正となる問題を修正しました。DisplayPort の再接続などで異常サイズの映像入力があった場合に出力映像の同期ズレが起こる問題に対して映像出力部での補正ロジックを強化しました。DisplayPort 入力部に内蔵の DP-IP へのレジスタ・アクセスを見直すことで、ロジック・リソースの削減を行いました。	

v1.16	23/05/08
内容 : CN4-5:P1 (GPIO[9]) ピンの GPIO 出力値に'0'を設定した場合に映像出力の DE 信号が出力されてしまう問題を修正しました。(過去のカスタム分 00SM160115 による GPIO[9]での OR ロジックによる DE 出力割当を削除しました。)	

v1.17	23/07/04
内容 : CN11 コネクタを使用した、FSYNC による複数ボード間の同期映像出力機能に対応しました。	

4 バージョンアップ履歴 (Updater モード)

V0.20	22/06/30	対象: SVP-01-U, SVP-01-W, SVP-01-G, SVP-01-V
内容 : 初回リリース版		